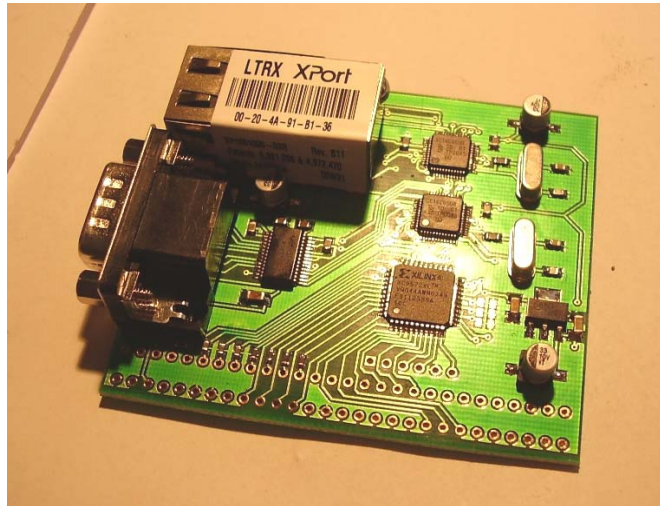


SIF – SERIAL INTERFACE

Verze dokumentu 0.1 7.3.2009
Pavel Urbančik – Pavel.Urbancik@itherm.cz



SIF je dvoukanálový seriový interface pro ZX Spectrum. Základem jsou 2 UARTY 16C650. UARTY jsou taktovány 7,3728MHz, pomocí integrovaných Baud rate generátorů je možné dosáhnout komunikační rychlosti od 50Baud do 460800baud.

Kanály jsou zapojeny následujícím způsobem:

1. kanál je pomocí plného převodníku (5x TX a 3x RX) na konektor DB9
2. kanál je multiplexován s Xportem a IrDA rozhraním

Rychlost komunikace je na DB9 konektoru omezena převodníkem na 250kbaud

Rychlost komunikace pro XPort je pak možné nastavit až na maximálních 460800baud

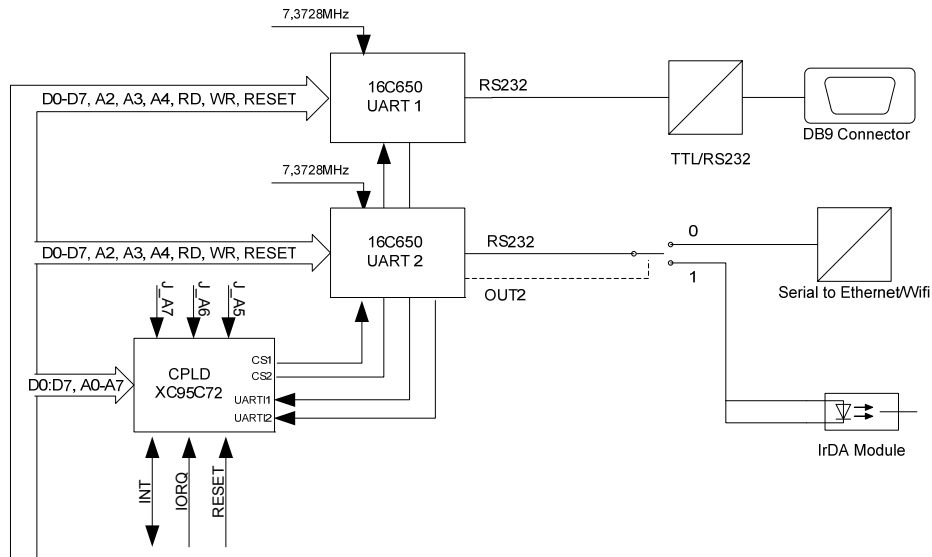
Infračervený port je pak omezen použitým IrDA modulem na 115200baud

Interface je plně průchozí, provedení je kolmé k počítači a je možné zapojit více interface k jednomu počítači (s novou revizí desky bude možné provozovat 2 interface na stejné báze adrese)

Obsluhu a plnou 8 bitovou adresaci zajišťuje CPLD XC9572. Pro větší bezpečnost je datová sběrnice oddělena pomocí rezistorů.

Sériový port obsahuje i obvody na generování přerušení a kontrolu přerušení od ULY.

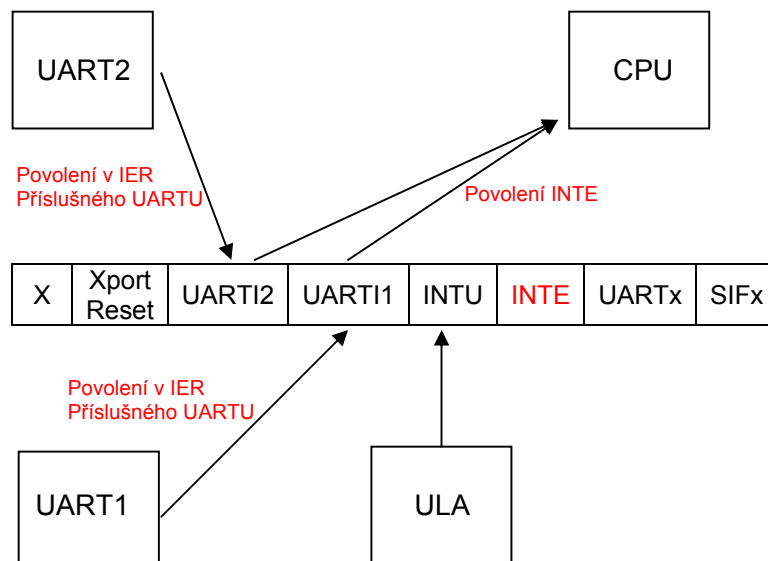
Blokové schéma SIF



Organizace přerušení:

Aktivace přerušení se řídí ve dvou úrovních a dá se používat i jen první pro rychlejší zjištění stavu obou UARTů.

1. UART -> CPLD – Nastavuje se v registrech UARTU
2. CPLD -> CPU – Nastavuje se v CONTROL registru (base+28)



Příznak přerušení v CPLD (UART_{Ix}) může nastat při následujících stavech:

- změnou RTS, CTS, příjem Xoff, příjem libovolného znaku, tím že je prázdný TX registr, nebo dosažením/zaplněním FIFO registru. Každá z těchto událostí se dá aktivovat/deaktivovat v IER registru příslušného UARTu.

Přerušení procesoru je pak generováno pokud je INTE=1 a nastane některý z příznaků UART_{Ix}. CPLD pak čeká na přečtení vektoru a provedení obsluhy přerušení. Čtení vektoru automaticky zakáže přerušení.

Adresace:

SIF pro svou funkci potřebuje 8 portů, které je možné pomocí pájecích propojek přemístit v adresovém podle tohoto modelu

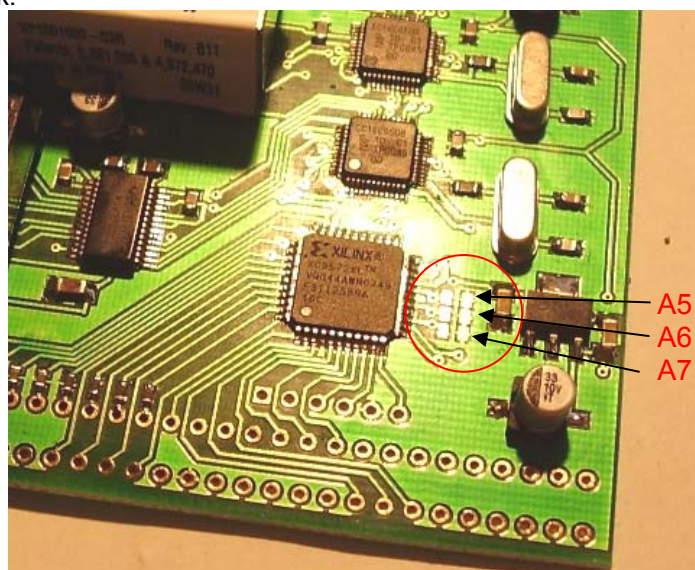
X	X	X	Y	Y	Y	1	1
---	---	---	---	---	---	---	---

Pajecí propojky

Porty UARTu

S tím že nezapájená propojka znamená 1 v adresaci

Umístění propojek:



Rozložení portů je pak následující:

Port	Čtení	Zápis
Base + 0	Registr přijímaných dat (RHR)	Registr odesílaných dat (THR)
Base + 4	Registr nastavení přerušení (IER)	Registr nastavení přerušení (IER)
Base + 8	Registr stavu přerušení (ISR)	Registr nastavení FIFO (FCR)
Base + 12	Registr řízení linky (LCR)	Registr řízení linky (LCR)
Base + 16	Registr řízení modemu (MCR)	Registr řízení modemu (MCR)
Base + 20	Registr stavu linky (LSR)	
Base + 24	Registr stavu modemu (MSR)	
Base + 28	Registr nastavení SIF (CONFIG)	Registr nastavení SIF (CONFIG)

Rozšířené porty přístupné podle nastavení jiných registrů:

Port	Čtení	Zápis
Base + 0 – pozn. 1	Registr Baud rate děličky LSB (DLL)	Registr Baud rate děličky LSB (DLL)
Base + 4 – pozn. 1	Registr Baud rate děličky MSB (DLM)	Registr Baud rate děličky MSB (DLM)
Base + 8 – pozn. 2	Registr rozšířených funkcí (EFR)	Registr rozšířených funkcí (EFR)
Base + 16 – pozn. 2	Xon1 word	Xon1 word
Base + 28 – pozn. 2,3	Xoff1 word	Xoff2 word

Poznámka 1 – Registr je přístupný při nastavení Base+12[7] = 1

Poznámka 2 – Registr je přístupný při nastavení Base+12 = 191

Poznámka 3 – V aktuální verzi firmware 1.0 pro CPLD je registr překrytý registrem nastavení SIF

Popis jednotlivých registrů:

- CONFIG (R/W, Base+28) – registr se nuluje spolu s RESET od Spectru, řídicí registr interface

x	Xport Reset	UART2I	UART1I	INTU	INTE	UARTx	SIFx
---	----------------	--------	--------	------	------	-------	------

SIFx - výběr interface, prototyp prozatím podporuje jen Master, tzn musí být 0

- 0 - Master SIF
- 1 - Slave SIF (nefunkční v aktuální revizi desky)

UARTx – výběr jestli pracujeme s prvním nebo druhým UARTem

- 0 - UART číslo 1 – DB9 konektor
- 1 - UART číslo 2 – XPort nebo IrDA

INTE – povolení vyvolání přerušení pro Spectrum

- 0 - zakázáno
- 1 – povoleno přerušení, zápisem se automaticky mažou příznaky přerušení obou UARTů a INTU

INTU – příznak přerušení od ULA, viz dále.

- 0 – výchozí stav
- 1 – nastalo přerušení od ULA v době mezi INT SIF a opětovným povolením přerušení pomocí INTE

UART1I – příznak přerušení od UARTu1

- 0 - výchozí stav
- 1 – nastalo přerušení

UART2I – příznak přerušení od UARTu2

- 0 - výchozí stav
- 1 – nastalo přerušení

Xport reset – Reset Xportu v případě problémů

- 0 – výchozí stav
- 1 – Reset Xportu – je potřeba vrátit opět do 0

- RHR/THR (R/W, Base) - Registr přijímaných a odesílaných dat
 Jedná se o registr který obsahuje přijatá data, pokud používáme FIFO režim, obsahuje vždy nejstarší data a jeho opakovaným čtením tak vyčítáme FIFO registr.
 Zápisem do registru se data automaticky odešlou, nebo v případě probíhajícího přenosu nebo „obsazené linky“ se uloží do FIFO a jsou pak odeslána automaticky

- IER (R/W, Base + 4) – Registr nastavení přerušení
 Registr pro povolování a zakazování přerušení od UARTu směrem do CONFIG (Base) registru. Povolení přerušení nevyvolá INT procesoru bez povolení v CONFIG[2].

CTS	RTS	Xoff	SLEEP	MSI	RLSI	THR	RHR
-----	-----	------	-------	-----	------	-----	-----

Modré bity jsou přístupné jen pokud je nastaven EFR[4]

- CTS - Povolení přerušení změnou signálu CTS z 0 do 1
 - 0 - zakázáno
 - 1 - povoleno
- RTS - Povolení přerušení změnou signálu RTS z 0 do 1
 - 0 - zakázáno
 - 1 - povoleno
- Xoff - Povolení přerušení příchodem Xoff znaku
 - 0 - zakázáno
 - 1 - povoleno
- SLEEP - Přepnutí Uartu do spícího režimu
 - 0 - zakázáno
 - 1 - povoleno
- MSI - Povolení přerušení od Modem Status registru
 - 0 - zakázáno
 - 1 - povoleno
- RLSI - Povolení přerušení po příchodu znaku
 - 0 - zakázáno
 - 1 - povoleno
- THR - Povolení přerušení pokud je registr vysílaných dat prázdný
 - 0 - zakázáno
 - 1 - povoleno
- RHR - Povolení přerušení při dosažení stanovené hranice zaplnění přijímacího FIFO
 Toto přerušení je také aktivováno při Recieve data timetou, tzn pokud po přijatém byte nepřijde stanovenou dobu další
 - 0 - zakázáno
 - 1 - povoleno

- FCR (W, Base+8) – Registr pro nastavení chování FIFO

RXtrig	RXtrig	TXtrig	TXtrig	DMA	XMIT Reset	RCVR Reset	FIFO Enable
--------	--------	--------	--------	-----	---------------	---------------	----------------

Modré bity jsou přístupné jen pokud je nastaven EFR[4]

RXtrig – Nastavení úrovně zaplnění přijímacího FIFO který vyvolá přerušení

0,0 - 8 byte
0,1 - 16 byte
1,0 - 24 byte
1,1 - 28 byte

TXtrig – Nastavení úrovně zaplnění odesílacího FIFO který vyvolá přerušení
Přerušení je vyvoláno pokud zaplnění menší!

0,0 - 16 byte
0,1 - 8 byte
1,0 - 24 byte
1,1 - 30 byte

DMA – Nastavení chování pinů RXRDY a TXRDY – v SIF nevyužito

XMIT Reset – Zapsáním 1 vymažeme odesílací FIFO registr, bit se sám vrátí do 0

RCVR Reset – Zapsáním 1 vymažeme přijímací FIFO registr, bit se sám vrátí do 0

FIFO Enable – Povolení/zakázání FIFO pro příjem a odesílání

0 – FIFO zakázáno
1 – FIFO povoleno

- ISR (R, Base+8) – Registr stavu přerušení

FIFO Enabled	FIFO Enabled	INT b4	INT b3	INT b2	INT b1	INT b0	INT status
--------------	--------------	--------	--------	--------	--------	--------	------------

FIFO Enabled – bity nám říkají jestli je zapnuto nebo vypnuto FIFO

0 - vypnuto

1 - zapnuto

INT b4:b0 – stav přerušení, viz tabulka

0,0,0,1,1,0 Prerušení od stavu linky

0,0,0,1,0,0 Prerušení podle zaplnění přijímacího FIFO

0,0,1,1,0,0 Prerušení při timeoutu přijímaných dat

0,0,0,0,1,0 Prerušení od prázdného odesílacího FIFO

0,0,0,0,0,0 Prerušení od stavu modemu

0,1,0,0,0,0 Prerušení přijetím Xoff

1,0,0,0,0,0 Prerušení změnou RTS nebo CTS

INT Status – Nastalo přerušení

Všechna přerušení výše jsou jen příznaky. Pokud je přerušení povoleno v UARTu, zapíše se příslušný bit v CONFIG registru. Samotné přerušení Z80 je pak vyvoláno jen při povoleném INTE.

- LCR (R/W, Base+12) – Registr pro nastavení komunikace, parity, bitu

Divisor latch	Break	Parita	Even parity	Parity enable	Stop bits	Word length	Word length
---------------	-------	--------	-------------	---------------	-----------	-------------	-------------

Divisor latch – Nastavením bitu můžeme přistupovat k děličce pro generator baudu

0 - výchozí hodnota

1 – Base a Base+4 obsahuje hodnoty děličky

Break – ruční nastavení TX do 0

0 - výchozí hodnota

1 – TX je ručně stažen do 0

Parita – ruční ovládní paritního bitu (pro 9 bit komunikaci)

0 - výchozí hodnota

1 – parita je ručně nastavena pomocí LCR[4]

Even Parity – typ automaticky počítané parity

0 – lichá parita

1 – sudá parita

Parity Enable – povolení vysílání parity

0 – žádná parita

1 – posíláme paritu

Stop bits - počet vysílaných stop bitů

0 – 1 stop bit

1 – při 5 bit komunikaci 1,5stop bitu

1 – při 6,7,8 bit komunikaci 2 stop bity

Word length – počet posílaných bitu

0,0 - 5

0,1 - 6

1,0 - 7

1,1 - 8

- MCR (R/W, Base+16) – Registr pro řízení interface s modemem a příslušenstvím

Clock	IR enable	INT select	Loop back	OUT2	OUT1	RTS	DTR
-------	--------------	---------------	--------------	------	------	-----	-----

Modré bity jsou přístupné jen pokud je nastaven EFR[4]

Clock – Nastavení předděličky hodin

0 - výchozí hodnota, hodiny jsou hodiny od krystalu

1 - hodiny jsou děleny 4

IR enable – Aktivování dekodéru IR signálů na RX a TX pinech

0 - vypnuto

1 - zapnuto

INT select – Režim INT signálu

0 - 3 stavový výstup nebo normální výstup (výchozí hodnota)

1 - výstup s otevřeným kolektorem

Loop back – aktivování loop back režimu (vnitřní propojení RX=TX, atd.)

0 - vypnuto

1 - zapnuto

OUT2 – invertovaný digitální výstup/volba INT signálu

0 - v loopback je stav propojen s DCD, jinak INT = 3 stavový výstup

1 - v loopback je stav propojen s DCD, jinak INT = standardní výstup

OUT1 – digitální výstup – na UARTu 2 je použit pro přepínání multiplexu

0 - výstup je v 1, multiplexer přepnut na XPort

1 - výstup je v 0, multiplexer přepnut na IrDA

RTS – ovládání výstupu RTS

0 - výstup je v 1

1 - výstup je v 0

DTR – ovládání výstupu DTR

0 - výstup je v 1

1 - výstup je v 0

- LSR (R, Base+20) – Registr stavu komunikace Uartu a CPU

FIFO Error	Trans. empty	THR empty	Break interrupt	Framing error	Parity error	Overrun error	Recieve data r.
------------	--------------	-----------	-----------------	---------------	--------------	---------------	-----------------

FIFO error – příznak chyby ve FIFO. Bit je v 1 pokud při přenosu nejméně jednoho znaku který je ve FIFO nastala chyba parity, rámce, nebo byl signalizován break

Transmit empty – Tento bit je v 1 pokud registr odesílaných dat a posuvný registr odesílaných dat je prázdný. Ve FIFO módu je registr v 1 když FIFO a posuvný registr odesílaných dat je prázdný.

THR empty – Bit je v 1 když THR nebo FIFO (ve FIFO módu) je prázdný

Break interrupt – Bit je v 1 když nastalo Break na RX lince (RX byl v 0 po době nejméně jednoho znaku)

Framing error – Bit je v 1 pokud aktuální byte v RHR (případně nejvyšším byte ve FIFO) má Framing error – špatný/chybějící stop bit

Parity error – Bit je v 1 pokud aktuální byte v RHR (případně nejvyšší byte ve FIFO) má Chybu parity.

Overrun error – Bit je v 1 pokud došlo k přetečení FIFO, je ztracen znak v posuvném Registru přijímaných dat. Data ve FIFO se ale nemění.

Recieve data ready – Bit je v 1 pokud alespoň jeden přijatý znak je připraven k vyčtení z UARTU.

- MSR (R, Base+24) – Registr stavu kontrolních signálů komunikace s modemem a příslušenstvím

DCD	RI	DSR	CTS	dDCD	dRI	dDSR	dCTS
-----	----	-----	-----	------	-----	------	------

DCD – Bit je negací pinu DCD

RI – Bit je negací pinu RI

DSR – Bit je negací pinu DSR

CTS – Bit je negací pinu CTS, použitý pro HW řízení toku dat pokud je EFR[7]

dDCD – příznak změny na pinu DCD od posledního čtení MSR

dRI – příznak změny na pinu RI od posledního čtení MSR

dDSR – příznak změny na pinu DSR od posledního čtení MSR

dCTS příznak změny na pinu CTS od posledního čtení MSR

- EFR (R/W, Base+8) – Registr rozšířeného řízení komunikace.

Auto CTS	Auto RTS	Special char.	Enh. Func.	Soft flow	Soft flow	Soft flow	Soft flow
----------	----------	---------------	------------	-----------	-----------	-----------	-----------

Auto CTS – Automatické řízení toku pomoci CTS – odesílaná data

- 0 - vypnuto
- 1 - automatické HW řízení toku dat pomocí CTS

Auto RTS – Automatické řízení toku pomoci RTS – přijímaná data podle FIFO

- 0 - vypnuto
- 1 - automatické HW řízení toku dat pomocí RTS

Special character – Speciální znak, viz datasheet

Enhanced function – povolení rozšířených funkcí UARTU

- 0 - vypnuto
- 1 - obsah IER[7:4], ISR[5:4], FCR[5,4], MCR[7,5] se ukládá
- Modře zvýrazněné bity v ostatních registrech

Software flow – nastavení automatického softwarového řízení toku dat

- 0,0,x,x - žádné SW řízení odesílaných dat
- 1,0,x,x - Odesílání Xon1,Xoff1
- 0,1,x,x - Odesílání Xon2,Xoff2
- 1,1,x,x - Odesílání Xon1,Xon2 a Xoff1,Xoff2
- x,x,0,0 - žádné SW řízení přijímaných dat
- x,x,1,0 - přijímač porovnává Xon1 a Xoff1
- x,x,0,1 - přijímač porovnává Xon2 a Xoff2
- 1,0,1,1 - kombinace ostatních ...
- 0,1,1,1
- 1,1,1,1

V případě aktivní SW řízení toku dat, nejdou Xon a Xoff znaky použít při komunikaci!

Příklad ovládní SIF.

- Nastavení kanálu 1 na 19200baud, 8bit, 1stop, N parita, HW řízení
- Bez přerušení pro CPU

Zápisem do CONFIG vybereme UART se kterým pracujeme

- OUT Base+28, 0

Zápisem do IER povolíme přerušení

- OUT Base+4, BIN 0000001

Zápisem do FCR nastavíme FIFO, vyresetuje obsah obou FIFO a úrovně zaplnění

- OUT Base+8, BIN 01000111

Zápisem do LCR nastavíme počet bitu, paritu a stop bity, zároveň si zapneme přístup k děličce pro baud rate generator

- OUT Base+12, BIN 1000011

Zápisem do baud rate generátoru nastavíme rychlost pomocí vzorce:

$$\text{Dělicí poměr} = \frac{460800}{\text{komunikační rychlost}}$$
$$\frac{460800}{19200} = 24$$

- OUT Base, 24

- OUT Base+4, 0

Zápisem 191 do LCR zpřístupníme EFR registr

- OUT Base+12, 191

Zápisem do EFR zapneme HW řízení toku dat

- OUT Base+8, BIN 1100000

Zápisem do LCR opět zakážeme přístup do EFR

- OUT Base+12, BIN 00000011

- Od tohoto okamžiku je UART připraven přijímat a odesílat data

Odesílání se provádí zápisem Base port:

- OUT Base, TXdata

Příjem se provádí čtením Base portu :

- IN Base

Jestli máme data připravené pro příjem zjistíme:

- kontrolou LSR[0] – v 1 pokud RHR obsahuje nějaká data
- kontrolou příznaku přerušení v CONFIG[4] – v 1 pokud vzniklo přerušení od UARTu
- následně si přečíst ISR a zjistit jaký je důvod přerušení a vyčíst FIFO

Při odesílání je třeba dát pozor aby se nepřeplnilo TX FIFO, tzn pracovat nejlépe v dávkovém režimu:

- Aktivovat přerušení pro prázdné TX FIFO – IER[1]
- Pokud nastane příznak přerušení v CONFIG[4]
- načíst si ISR a zjistit jestli je přerušení pro prázdný TX registr
- zapsat data, nejlépe celé FIFO

UART sám řídí signály RTS a CTS. Pokud přijímací FIFO obsahuje víc než 16 byte (nastaveno pomocí FCR[7:6]) je signál RTS přepnut do 1.

Odesílání je pro řízeno pomocí signálu CTS. Pokud je v 1 UART neposílá data.

Při používání přerušení je třeba vymazat příznak přerušení UARTu před opuštěním obsluhy SIF

Kabel pro komunikaci s HW řízením toku dat je pa zapojen takto:

Signál	PIN	PIN	Signál
RX	2	3	TX
TX	3	2	RX
RTS	7	8	CTS
CTS	8	7	RTS
GND	5	5	GND

